



## PLAQUE MEMOIRE

### 2.1 EXPLICATION DU SCHEMA

La plaque mémoire permet d'insérer deux circuits RAM (Random Access Memory, mémoire à lecture et écriture) de 128 mots de 8 bits (type 6810) et deux circuits ROM (Read Only Memory) de 256 mots de 8 bits (type 74S471).

En coupant le circuit imprimé en certains endroits et en faisant des ponts de soudure à d'autres, on peut mettre deux circuits ROM de capacité double, de type 74S472.

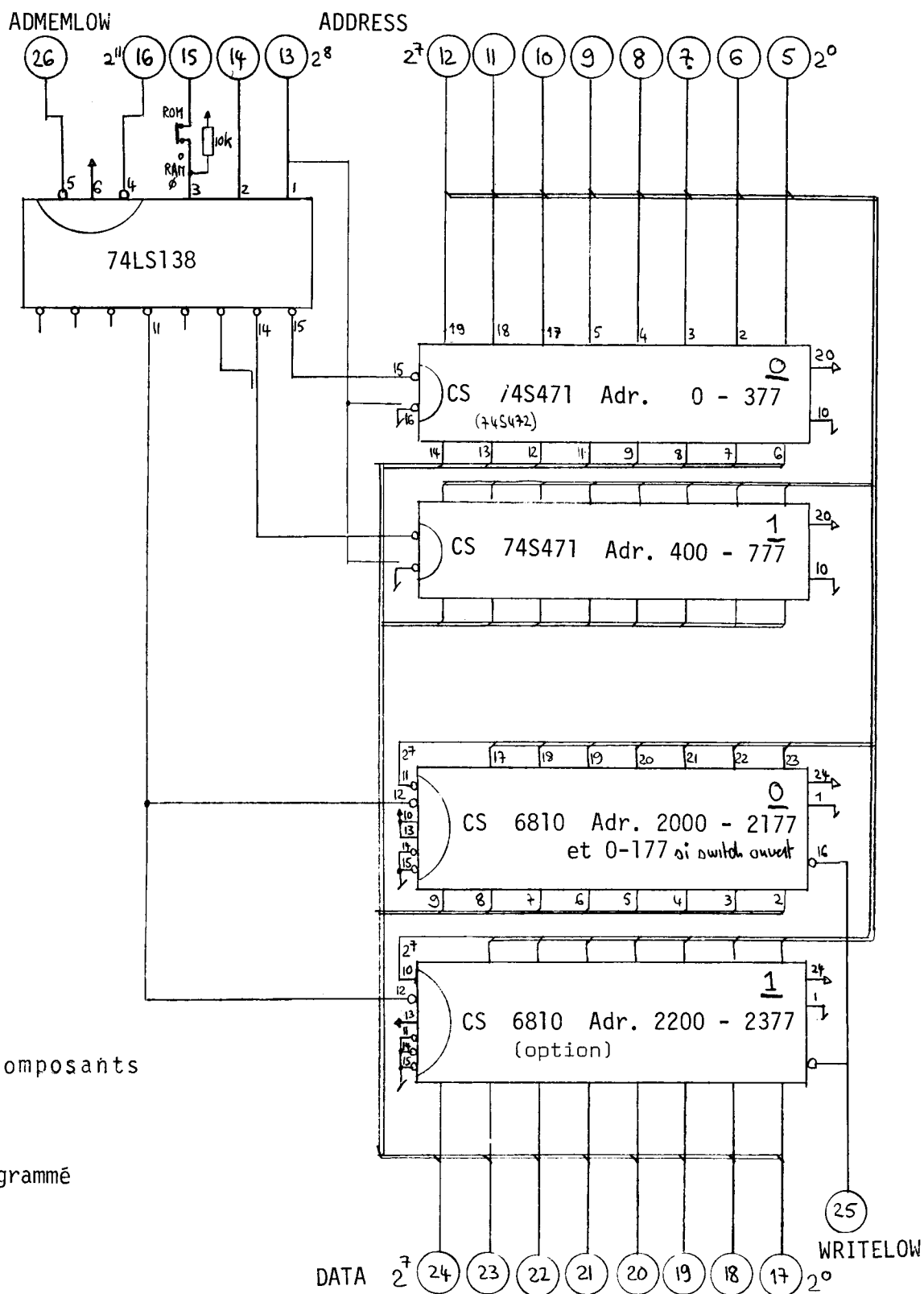
Un décodeur permet de sélectionner le circuit correspondant, selon l'adresse placée sur le bus. En mode normal, la ROM 0 répond aux adresses 0 à 377 (octal), la ROM 1 aux adresses 400 à 777. La RAM 0 répond aux adresses 2000 à 2177 et la RAM 1 aux adresses 2200 à 2377.

Un interrupteur permet de déplacer les RAM 0 et 1 aux adresses 0 à 177 et 200 à 377, les mémoires ROM n'étant alors plus sélectionnées.

Les lignes d'adresses et de données des mémoires sont directement liées au bus, ce qui est possible dans certaines limites seulement: chaque fois que l'on ajoute un 74S471, un courant supplémentaire de 0,25 mA doit être absorbé par le processeur pour assurer l'état 0. Le processeur est garanti pour 1,5A au maximum, donc 6 mémoires 74S471, et aucun autre circuit. Les mémoires 6810 sont en technologie MOS et ne demandent presque pas de courant. Chaque entrée MOS (et TTL) est toutefois équivalente à un petit condensateur (10-20 pF) et si la capacité totale dépasse 200 pF, il faut diminuer la vitesse du processeur pour obtenir toujours un fonctionnement garanti.

La mémoire 74S471 a une entrée de contrôle CS (Chip Select) précédée d'une porte NAND comportant 2 entrées inversées. Seule l'une de ces entrées est utilisée, l'autre doit être mise à la masse (sur le 472, cette 2e entrée est remplacée par le 9e bit de sélection d'adresse).

La mémoire 6810 a son entrée CS précédée d'une porte à 6 entrées, dont certaines sont inversées et d'autres pas. Le décodeur est lié à une entrée inversée, car la sortie du décodeur est inversée. Le 8e bit d'adresse ( $2^7$ ) est lié une fois à une entrée inversée (circuit 0 d'adresse 2000 à 2177: bit  $2^7 = 0$ ), l'autre fois à une entrée directe (circuit 1 d'adresse 2200 à 2377: bit  $2^7 = 1$ ). La mémoire 6810 a une autre entrée de contrôle WRITE, active à 0 lorsque le circuit est en écriture. Cette ligne peut donc être directement reliée au signal du bus.



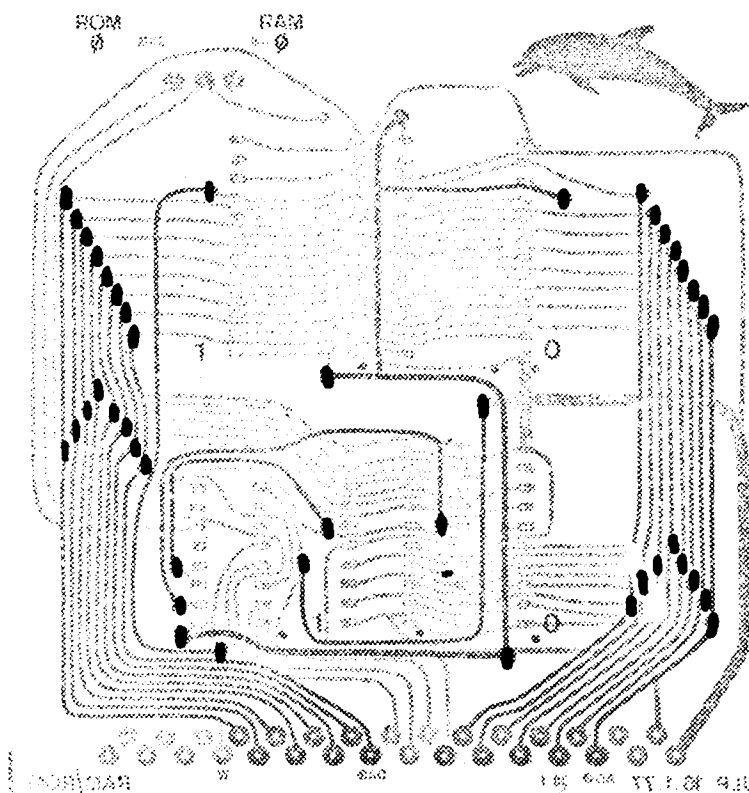
Liste des composants

- 1 6810
- 1 74LS138
- 1 74S471 programmé
- 2 socles 20
- 2 socles 24
- 44 clous
- 1 connecteur
- 1 commutateur glissière
- 1 résistance 10k

Schéma de la plaque mémoire

## 2.2 MONTAGE DE LA PLAQUE MEMOIRE

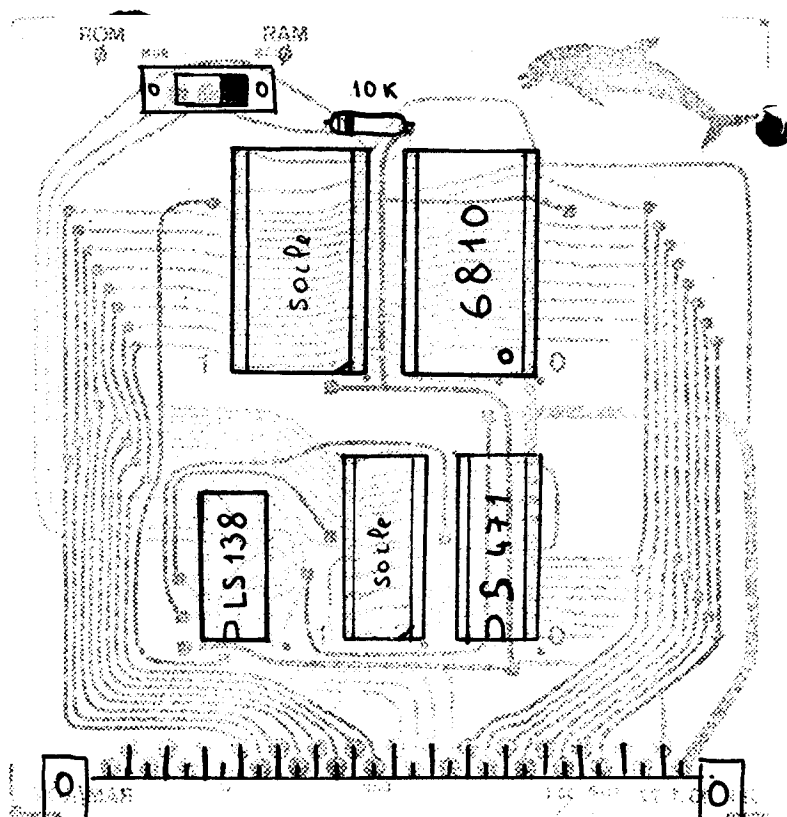
1) Insérer et souder les 44 clous



2) Insérer et souder:

- les socles: 2 à 20 et 2 à 24 pins
- le circuit intégré: 1 x 74138
- la résistance: 1 x 10k
- le commutateur
- le connecteur

3) Insérer le circuit 6810 sur le socle



### 2.3 TEST DE LA PLAQUE MEMOIRE

La connexion correcte vers les socles des circuits 74S471 ne peut être vérifiée qu'avec un circuit 74S471 dont on connaît le contenu. Ce test se fera à la réception du circuit 74S471 contenant le moniteur DAUPHIN MODAU26.

Le reste de la plaque se teste très simplement:

- 1) Insérer la plaque sur la plaque de base (aucune autre plaque ne doit être insérée).
- 2) Mettre tous les interrupteurs d'adresse et de donnée à l'état 1 avec les interrupteurs de contrôle dans la position ADVAL et WRITE. Vérifier que seule une lampe s'éteint lorsque l'on met à zéro un interrupteur data ou adresse. Ce test montre qu'il n'y a pas de court-circuit entre les lignes de données et d'adresse sur la plaque mémoire.
- 3) Mettre l'interrupteur de sélection RAM/ROM sur RAM en  $\emptyset$  et mettre l'adresse  $\emptyset$  ( tous les interrupteurs d'adresse en-bas). Mettre sur WRITE et mettre le mot 125 sur les interrupteurs de données (interrupteurs alternativement en haut et en bas). Donner une impulsion ADMEM sur le poussoir pour transférer ce mot en mémoire et mettre l'interrupteur sur DAFLLOT et non pas sur WRITE. Toutes les lampes de donnée s'allument, mais quand on pèse sur ADMEM, la position mémoire  $\emptyset$  est sélectionnée et le contenu 125 apparaît. Ecrire et relire d'autres contenus.

Pour un contrôle de tous les bits d'adresse, charger dans les positions 0,1,2,4,10,20,40,100 par exemple, puis relire. Ce test n'est pas absolu, un des programmes fait pour le DAUPHIN permettra d'essayer un plus grand nombre de combinaisons.

- 4) Vérifier que lorsque l'interrupteur de sélection RAM/ROM est sur ROM en  $\emptyset$ , on ne peut pas écrire en  $\emptyset$  (on lit des 377) et que l'on peut écrire et lire en 2000.

